

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

APPLICANTS . : Gil-Yong PARK et al.  
SERIAL NO. : Not Yet Assigned  
FILED : October 28, 2003  
FOR : PEAK AND BOTTOM DETECTORS IN BURST MODE  
OPTICAL RECEIVER

**PETITION FOR GRANT OF PRIORITY UNDER 35 USC 119**

MAIL STOP PATENT APPLICATION  
COMMISSIONER FOR PATENTS  
P.O. BOX 1450  
ALEXANDRIA, VA. 22313-1450

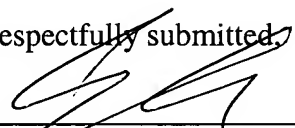
Dear Sir:

Applicant hereby petitions for grant of priority of the present Application on the basis of the following prior filed foreign Application:

<u>COUNTRY</u>	<u>SERIAL NO.</u>	<u>FILING DATE</u>
Republic of Korea	2003-37557	June 11, 2003

To perfect Applicant's claim to priority, a certified copy of the above listed prior filed Application is enclosed. Acknowledgment of Applicant's perfection of claim to priority is accordingly requested.

Respectfully submitted,

  
\_\_\_\_\_  
Steve S. Cha  
Attorney for Applicant  
Registration No. 44,069

CHA & REITER  
411 Hackensack Ave, 9<sup>th</sup> floor  
Hackensack, NJ 07601  
(201)518-5518

Date: October 28, 2003

**Certificate of Mailing Under 37 CFR 1.8**

I hereby certify that this correspondence is being deposited with the United States Postal Service as first class mail in an envelope addressed to MAIL STOP PATENT APPLICATION, COMMISSIONER FOR PATENTS, P. O. BOX 1450, ALEXANDRIA, VA. 22313-1450 on October 28, 2003.

Steve S. Cha, Reg. No. 44,069  
Name of Registered Rep.)

  
\_\_\_\_\_  
(Signature and Date)

10/28/03



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0037557  
Application Number

출원년월일 : 2003년 06월 11일  
Date of Application JUN 11, 2003

출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



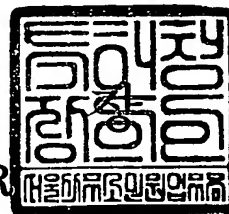
2003      년      08      월      11      일

특

허

청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0006
【제출일자】	2003.06.11
【국제특허분류】	H04L
【발명의 명칭】	버스트모드 광 수신기의 피크 및 바텀 검출기
【발명의 영문명칭】	PEAK DETECTOR AND BOTTOM DETECTOR OF BURST-MODE OPTICAL RECEIVER
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이건주
【대리인코드】	9-1998-000339-8
【포괄위임등록번호】	2003-001449-1
【발명자】	
【성명의 국문표기】	박길용
【성명의 영문표기】	PARK, Gil Yong
【주민등록번호】	720810-1691715
【우편번호】	442-741
【주소】	경기도 수원시 팔달구 영통동 황골마을쌍용아파트 248동 1406호
【국적】	KR
【발명자】	
【성명의 국문표기】	기현철
【성명의 영문표기】	KI, Hyeon Cheol
【주민등록번호】	600428-1068710
【우편번호】	461-200
【주소】	경기도 성남시 수정구 복정동 산 65번지
【국적】	KR

**【발명자】**

**【성명의 국문표기】** 오윤제  
**【성명의 영문표기】** OH, Yun Je  
**【주민등록번호】** 620830-1052015  
**【우편번호】** 449-915  
**【주소】** 경기도 용인시 구성면 언남리 동일하이빌 102동 202호  
**【국적】** KR

**【발명자】**

**【성명의 국문표기】** 박태성  
**【성명의 영문표기】** PARK, Tae Sung  
**【주민등록번호】** 640619-1029617  
**【우편번호】** 449-912  
**【주소】** 경기도 용인시 구성면 마북리 삼성래미안 1차 109동 1202호  
**【국적】** KR

**【발명자】**

**【성명의 국문표기】** 원신희  
**【성명의 영문표기】** WON, Shin Hee  
**【주민등록번호】** 681022-1029325  
**【우편번호】** 135-861  
**【주소】** 서울특별시 강남구 도곡1동 960번지 도곡대림아파트 101동 603호  
**【국적】** KR

**【발명자】**

**【성명의 국문표기】** 김성하  
**【성명의 영문표기】** KIM, Seong Ha  
**【주민등록번호】** 681105-1057915  
**【우편번호】** 449-912  
**【주소】** 경기도 용인시 구성면 마북리 무등마을 LG2차아파트 102동 1804호  
**【국적】** KR

**【심사청구】**

청구

**【취지】**

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인  
 이건주 (인)

1020030037557

출력 일자: 2003/8/11

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	4	면	4,000	원
【우선권주장료】	0	건	0	원
【심사청구료】	4	항	237,000	원
【합계】	270,000	원		

**【요약서】****【요약】**

본 발명은 버스트모드 광 수신기에서 버스트 신호의 피크치를 검출하는 피크 검출기에 있어서, 수신되는 버스트 신호의 피크값의 오프셋을 감소시키기 위해 상기 피크 검출기의 출력을 궤환하도록 구성된 증폭단과, 상기 증폭단으로부터 양의 신호가 인가되면 온되도록 연결되어 다이오드 역할을 하는 BJT 트랜지스터와, 상기 BJT 트랜지스터가 온되면 피크치를 충전하는 피크 홀드 용량기와, 상기 수신되는 버스트 신호의 크기를 모니터링하여 이에 상응하는 제어 전압을 발생시키는 신호 크기 검출기와, 상기 신호 크기 검출기의 출력에 따라 전류를 구동시켜주는 전류원을 포함한다.

**【대표도】**

도 3

**【색인어】**

버스트모드, 피크 검출, 바텀 검출

**【명세서】****【발명의 명칭】**

버스트모드 광 수신기의 피크 및 바텀 검출기{PEAK DETECTOR AND BOTTOM DETECTOR OF BURST-MODE OPTICAL RECEIVER}

**【도면의 간단한 설명】**

도 1은 이중 피드백 구조를 이용한 버스트 모드 광 수신기의 구조를 나타낸 도면,  
도 2는 피드-포워드 구조를 채택한 버스트 모드 광 수신기의 회로 블록도,  
도 3은 종래의 버스트 모드 광 수신기에서 사용된 피크 검출기의 회로 블록도,  
도 4는 종래의 버스트 모드 광 수신기에서 사용된 바텀 검출기의 회로 블록도,  
도 5은 본 발명에 따른 버스트모드 광 수신기의 피크 검출기의 구성도를 나타낸 도면,  
도 6은 본 발명에 따른 버스트모드 광 수신기의 바텀 검출기의 구성도를 나타낸 도면,  
도 7은 본 발명의 일 실시예에 따른 신호 크기 검출기의 회로도,  
도 8 및 도 9는 버스트 모드 광 수신기에서 GCA를 통해 신호 크기 검출기에 입력되는 신호를 나타내는 도면,  
도 10 및 도 11은 버스트 모드 광 수신기에서 신호 크기 검출기가 입력 신호에 대해 검출한 신호를 나타낸 도면,  
도 12는 본 발명에 따른 피크 검출기와 바텀 검출기의 출력을 나타낸 도면,

도 13 및 도 14는 큰 입력 신호 및 작은 입력 신호에 대한 피크 검출기와 바텀 검출기의 출력을 각각 나타낸 도면.

**【발명의 상세한 설명】**

**【발명의 목적】**

**【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<12> 본 발명은 버스트모드 광 수신기에 관한 것으로 특히 버스트모드 광 수신기의 피크 및 바텀 검출기에 관한 것이다.

<13> 차세대 통신은 가입자들에게 많은 정보를 보다 빠르게 전송하기 위하여 각 가정까지 광선로를 설치하는 광 가입자망(FTTH: fiber to the home)을 요구하게 되었다. 그러나, 광 가입자망의 가장 큰 문제점은 기존의 동선으로 이루어진 가입자망을 대체하는데 비용이 많이 든다는 것이다. 이에 따라, 저비용의 광 가입자망 구축에 수동형 광통신망(PON: passive optical network)이 고려되고 있다.

<14> 수동형 광통신망은 중앙집중국(central office) 내의 OLT(optical line termination), 수동 광 분배기(optical splitter), 가입자(subscribers)에 대응하는 하나 이상의 ONU(optical network unit) 등으로 구성된다.

<15> 하나의 OLT(optical line termination)(10)에서 다수의 ONU(optical network



unit)(30,40,50)로의 통신 방식은 데이터를 동시에 다운스트림(downstream)으로 전송하고, 다수의 ONU에서 하나의 OLT(10)로 데이터를 송신할 때에는 각 ONU가 보내는 신호들의 충돌을 피하기 위하여 TDMA(Time Division Multiple Access) 기법을 이용한다. 그리고 각 ONU은 하나의 OLT로부터의 거리가 각각 다르기 때문에 동일한 광 출력을 가지는 ONU에서 올라오는 광 신호들은 OLT의 수신기 입장에서 보면 각각 광 파워가 다르게 된다. OLT의 수신기는 이러한 특성을 만족하기 위하여 다양한 광 파워를 가지는 신호들의 처리를 위해 버스트 모드 광 수신기가 필요하게 된다.

<16> 도 1은 이중 피드백 구조를 이용한 버스트 모드 광 수신기의 구조이다. 도 1을 참조하면, 이중 피드백 구조의 버스트 모드 광 수신기(60)는 광 신호를 이에 비례하는 전기적인 전류 신호로 변환시켜주는 포토 다이오드(62), 포토 다이오드(62)의 전류 신호를 전압 신호로 증폭시키는 역할을 하는 GCA(Gain Controllable Amplifier)(64), GCA(64)의 차동 출력으로부터 증폭기의 이득을 피드백 구조로 조절해 주는 자동 이득 제어 루프(66), 그리고 GCA(64)의 차동 출력으로부터 두 차동 출력 신호의 DC 오프셋을 조절해 주는 DC 오프셋 제어 루프(68)로 구성되어 있다. 위와 같은 피드백 구조를 채택한 버스트 모드 광 수신기(60)는 일반적으로 매우 양호한 특성을 얻을 수 있지만, 일반적으로 피드백 구조는 피드백의 안정을 위해서는 상당히 오랜 시간이 소요되므로 빠른 동작을 요구하는 버스트 모드 광 수신기 동작에서는 이러한 점이 제한 요소가 될 수 있다. 그리고 피드백 구조는 특성상 고난이도의 설계 능력을 요구한다.

<17> 이러한 피드백 구조를 채택한 버스트 모드 광 수신기의 문제점을 개선하는 목적으로 피드-포워드(feed-forward) 구조를 채택한 버스트 모드 광 수신기의 구조가 제안되었다. 이러한 피드-포워드 구조의 버스트 모드 광 수신기는 "An Instantaneous Response

CMOS optical receiver IC with wide dynamic range and extremely high sensitivity using feed-forward auto-bias adjustment, IEEE J.Solid state Circuit, VOL.30,NO.9, pp.991~997, Sep.1995"를 참조한다.

<18> 도 2는 피드-포워드 구조를 채택한 버스트 모드 광 수신기의 회로 블록도이다. 도 2를 참조하면, 피드-포워드 구조의 버스트 모드 광 수신기(70)는 광 신호를 이에 비례하는 전기적인 전류 신호로 변환시켜주는 포토 다이오드(72), 포토 다이오드(72)의 전류 신호를 전압 신호로 증폭시키는 역할을 하는 GCA(Gain Controllable Amplifier)(74)를 포함한다. GCA(74)의 출력은 아날로그 신호를 디지털 레벨의 신호로 변환시켜주기 위해 버스트 모드 광 수신기(70)의 후단에 리미팅 증폭기(limiting amplifier)(79)와 연결된다.

<19> 차동 입력 구조를 가지는 리미팅 증폭기(79)가 50% 듀티 사이클(duty cycle)을 가지는 신호를 재생해 내기 위해서는 GCA(74)의 출력과 이의 기준 전압이 필요하게 된다. GCA(74)의 출력으로부터 이 신호의 중간 전압값인 기준 전압을 찾아내어 리미팅 증폭기의 기준 전압원으로 만들어주는 역할을 하는 것이 판별 임계값 제어부(Automatic Threshold Controller: 이하 ATC라 함)이다. ATC(80)는 GCA(74)의 신호에서 이 신호의 피크치와 바텀치를 찾아내어 이의 평균인 중간값을 출력해 주는 역할을 한다. 그러므로 ATC(80)에는 피크 검출기(76)와 바텀 검출기(78)가 필요하다. 또, ATC(80)는 피크치 및 바텀치 검출기를 거친 신호의 전압 분배 역할을 하는 한 쌍의 저항(R1, R2)을 포함한다. 저항 R1 및 R2는 피크치 전압과 바텀치 전압의 중간치 전압( $V_{ref} = (V_{peak} + V_{bottom}) / 2$ ) 즉, 기준 전압( $V_{ref}$ )을 발생하도록 저항값을 갖는다.

- <20> 도 3은 종래의 버스트 모드 광 수신기에서 사용된 피크 검출기의 회로 블록도이며 도 4는 바텀 검출기의 회로 블록도이다.
- <21> 도 3을 참조하면, 피크 검출기(90)는 피크값의 오프셋을 줄여주기 위한 증폭단(92), 다이오드 역할을 하는 NPN 트랜지스터(94) 및 피크치를 충전하는 피크 홀드 용량기(96)를 포함한다. 증폭단(92)을 통해 인가되는 버스트 신호가 피크치까지 상승하게 되면, NPN 트랜지스터(94)가 온이 되고 피크 홀드 용량기(96)가 피크치까지 충전된다.
- <22> 또한, 바텀 검출기(100)에 대해서는 도 4를 참조하면 바텀 검출기(100)는 피크 검출기의 구성과 유사하게 피크값의 오프셋을 줄여주기 위한 증폭단(102), 다이오드 역할을 하는 PNP 트랜지스터(104) 및 바텀치를 충전하는 바텀 홀드 용량기(106)를 포함한다. 이 바텀 검출기(100)는 피크 검출기(90)와 다이오드 역할을 하는 트랜지스터의 타입이 다르고, 그에 따라 다이오드의 방향이 다르다.
- <23> 이와같이 구성된 바텀 검출기(100)의 동작을 설명하면, 증폭단(102)을 통해 인가되는 버스트 신호가 바텀치까지 하강하게 되면, 트랜지스터(104)가 오프되고 바텀 홀드 용량기(106)는 바텀치까지 충전된다.
- <24> 이러한 버스트 모드 광 수신기의 피크 검출기(90) 및 바텀 검출기(100)에서 버스트 신호의 피크치와 바텀치를 검출할 때 피크치 또는 바텀치까지 상승 또는 하강하는 데 소요되는 충전 시간은 버스트 신호를 검출하는데 있어서 매우 중요한 요소가 된다.

**【발명이 이루고자 하는 기술적 과제】**

<25> 그러나 종래의 피크 검출기 및 바텀 검출기에서는 작은 입력 신호에 대해서는 빠른 충전 시간을 나타내지만 큰 입력 크기를 가지는 신호에서는 충전 시간이 느리게 이루어질 수 밖에 없다. 또한, 작은 입력 신호에 대해서는 빠른 충전 시간을 나타낼 수 있지만, 과 충전이 발생할 수 있기 때문에 fluctuation이 발생할 수 있는 문제점이 있다. 따라서, 입력 신호의 충전 시간은 피크 검출기 및 바텀 검출기의 성능과 직결되므로 이 충전 시간의 조절이 중요한 문제가 된다.

<26> 따라서, 본 발명의 목적은 피크 검출기 회로의 피크 레벨 및 바텀 레벨을 유지하는 피크 홀드 용량기( $C_p$ )에 공급되는 전류량이 신호 크기에 따라 자동으로 조절되도록 함으로써 매우 짧은 충전 시간을 갖는 피크 검출기 및 바텀 검출기 회로를 제공함에 있다.

**【발명의 구성 및 작용】**

<27> 상기와 같은 목적을 달성하기 위하여 본 발명의 버스트모드 광 수신기의 피크 검출기는 수신되는 버스트 신호의 피크값의 오프셋을 감소시키기 위해 상기 피크 검출기의 출력을 제한하도록 구성된 증폭단과, 상기 증폭단으로부터 양의 신호가 인가되면 온되도록 연결되어 다이오드 역할을 하는 BJT 트랜지스터와, 상기 BJT 트랜지스터가 온되면 피크치를 충전하는 피크 홀드 용량기와, 상기 수신되는 버스트 신호의 크기를 모니터링하여 이에 상응하는 제어 전압을 발생시키는 신호 크기 검출기와, 상기 신호 크기 검출기의 출력에 따라 전류를 구동시켜주는 전류원을 포함한다.

<28> 또한, 본 발명의 버스트모드 광 수신기의 바텀 검출기는 수신되는 버스트 신호의 바텀치의 오프셋을 감소시키기 위해 상기 바텀 검출기의 출력을 궤환하도록 구성된 증폭단과, 상기 증폭단으로부터 음의 신호가 인가되면 온되도록 플러스측은 증폭단의 출력에 연결되는 다이오드와, 상기 다이오드에 일측이 연결되어 상기 다이오드가 온되면 바텀치를 충전하고 타측이 전압원에 연결된 피크 홀드 용량기와, 상기 수신되는 버스트 신호의 크기를 모니터링하여 이에 상응하는 제어 전압을 발생시키는 신호 크기 검출기와, 상기 피크 홀드 용량기와 병렬로 연결되어 상기 신호 크기 검출기의 출력에 따라 전류를 구동시켜주는 전류원을 포함한다.

<29> 이하 본 발명의 바람직한 실시 예를 첨부한 도면을 참조하여 상세히 설명한다. 본 발명을 설명함에 있어, 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

<30> 도 5은 본 발명에 따른 버스트모드 광 수신기의 피크 검출기의 구성도를 나타낸 도면이다.

<31> 도 5를 참조하면, 본 발명의 버스트모드 광 수신기의 피크 검출기(200)는 피크값의 오프셋을 줄여주기 위한 증폭단(210), 다이오드 역할을 하는 트랜지스터(220), 피크값을 충전하는 피크 홀드 용량기( $C_p$ )(230), 신호의 크기를 모니터링하여 이에 상응하는 제어 전압을 발생시키는 신호 크기 검출기(240), 신호 크기 검출기(240)의 출력에 따라 실제 전류를 구동시켜주는 전류원(250)으로 구성되어 있다. 증폭단(210)의 플러스 입력단에는 버스트 신호가 인가되고 마이너스 입력단에는 피크 출력이 피드백되어 입력된다. 이 증폭단(210)의 출력단은 다이오드 역할을 하는 트랜지스터(220)의 베이스에 연결되어 있다. 증폭단(210)의 플러스 입력단은 또한, 신호 크기 검출기(240)의 입력단에 연결되

며 이 신호 크기 검출기(240)의 입력단에도 버스트 신호가 인가된다. 신호 크기 검출기(240)의 출력단은 전류원(250)인 MOS FET의 게이트 단자에 연결되어 있다. MOS FET(250)의 소스 단자는 전압원 VCC에 연결되고, 드레인 단자는 트랜지스터(220)의 콜렉터 단자에 연결되어 있다.

<32> 이하 피크 검출기(200)의 동작을 설명한다. 증폭단(210)은 피크 검출기(200)에서 피크치를 검출하는 경우, 다이오드의 순방향 전압 때문에 발생하는 전압 오프셋을 감소시킨다. 즉, 증폭단(210)은 최종 검출된 피크치를 궤환받으면 전압 오프셋을 증폭단의 이득만큼 감소시킨다. 이러한 증폭단(210)을 통해 입력되는 신호가양의 방향으로 증가하게 되면 다이오드로 동작하는 트랜지스터(220)가 도통하여 피크 홀드 용량기( $C_p$ )(230)가 충전된다. 이때, 신호 크기 검출기(240)는 피크 검출기(200)에 인가되는 신호의 크기를 검출하고, 검출된 신호의 크기에 따라 전류원(250)의 전류량을 제어하여 준다. 신호 크기 검출기(240)는 신호의 크기가 작을 경우 전류원(250)의 전류량을 매우 작게 하여 피크 홀드 용량기( $C_p$ )(230)가 과 충전되는 것을 방지하여 주고, 신호의 크기가 클 경우에는 전류원(250)의 전류량을 매우 크게 하여 피크 홀드 용량기( $C_p$ )(230)의 충전 시간을 줄여줌으로써 버스트 신호의 세기가 크더라도 충전 시간이 매우 짧아 지게 된다.

<33> 한편, 피크 검출기(200)에 인가되는 신호가 음의 방향으로 감소하게 되면 다이오드로 동작하는 트랜지스터(220)는 차단되고, 피크 홀드 용량기( $C_p$ )(230)는 충전하고 있던 전류를 방전하게 된다. 피크 검출기(200)는 이런 원리로 신호의 피크치 값을 유지하게 된다.

<34> 이와 같이, 본 발명은 신호 크기 검출기(240)에서 검출된 신호의 크기에 따라 전류원(250)의 전류량을 제어함으로써, 버스트 신호의 세기가 크더라도 피크 홀드 용량기

(Cp)(230)의 충전 시간을 줄여줌으로써 충전 시간이 매우 짧아 지게 한다. 즉, 신호 크기 검출기(240)는 입력 신호가 작으면 전류원(250)의 전류량을 작게 하여 피크 홀드 용량기(230)가 천천히 충전되고, 입력 신호가 크면 전류원(250)의 전류량을 크게 하여 피크 홀드 용량기(230)가 빨리 충전되도록 한다. 이는 피크 홀드 용량기(230)의 시상수가 일정하면, 일정한 시상수에 대한 입력 신호의 세기가 커지면 그에 따라 충전 시간이 단축된다는 점을 이용한 것이다.

<35> 도 6은 본 발명에 따른 버스트모드 광 수신기의 바텀 검출기의 구성도를 나타낸 도면이다.

<36> 도 6를 참조하면, 본 발명의 버스트모드 광 수신기의 바텀 검출기(300)는 바텀값의 오프셋을 줄여주기 위한 증폭단(310), 다이오드(320), 바텀값을 충전하는 바텀 홀드 용량기(Cp)(330), 신호의 크기를 모니터링하여 이에 상응하는 제어 전압을 발생시키는 신호 크기 검출기(340), 신호 크기 검출기(340)의 출력에 따라 실제 전류를 구동시켜주는 전류원(350)으로 구성되어 있다. 증폭단(310)의 플러스 입력단에는 버스트 신호가 인가되고 마이너스 입력단에는 바텀 출력이 피드백되어 입력된다. 이 증폭단(210)의 출력단은 다이오드(320)의 마이너스 단자에 연결되어 있다. 증폭단(310)의 플러스 입력단은 또한, 신호 크기 검출기(340)의 입력단에 연결되며 이 신호 크기 검출기(340)의 입력단에도 버스트 신호가 인가된다. 신호 크기 검출기(340)의 출력단은 전류원(350)인 MOS FET의 게이트 단자에 연결되어 있다. MOS FET(350)의 소스 단자는 전압원 VCC에 연결되고, 드레인 단자는 다이오드(320)의 플러스 단자에 연결되어 있다. 바텀 홀드 용량기(Cp)(330)는 MOS FET(350)의 소스 단자와 드레인 단자에 병렬 접속되어 있다.

<37> 이하, 바텀 검출기(300)의 동작에 대하여 설명한다. 바텀 검출기(300)는 피크치 검출기(200)와는 다이오드(320)의 극성이 반대로 되어 있으며, 바텀 홀드 용량기(330)가 접지가 아닌  $V_{cc}$ 로 연결되어 있는 점이 다르다. 바텀 검출기(300)는 신호가 음의 방향으로 감소하게 되면 다이오드(320)가 순방향이 되어 바텀 홀드 용량기( $C_p$ )(330)를 통하여 충전이 일어나며, 신호가 양의 방향으로 증가하게 되면 다이오드(320)가 역방향이 되어 바텀 홀드 용량기(330)는 충전하고 있던 전류를 방전하게 된다. 이 때, 신호 크기 검출기(340)에서 검출된 신호의 크기가 작을 경우에는 방전 경로를 열어 주어 피크 홀드 용량기( $C_p$ )(330)가 과 충전되는 것을 막아주며, 신호의 크기가 클 경우에는 방전 경로를 닫아 주어 빠른 충전 시간을 갖도록 구성된다.

<38> 도 7은 본 발명의 일 실시예에 따른 신호 크기 검출기의 회로도를 나타낸다.

<39> 도 7에 도시된 바와 같이, 본 발명에 따른 신호 크기 검출기는 베이스에 GCA로부터 입력이 인가되는 BJT 트랜지스터 Q1을 포함한다. 그리고 BJT 트랜지스터 Q1의 콜렉터는  $V_{cc}$ 와 연결되고, 또한 R1 저항의 일측과 연결되고, 에미터는 커패시터 C1에 연결된다. 커패시터 C1의 양단에 MOS FET M1의 드레인과 소스가 각각 병렬로 연결되고 또한 저항 R3가 병렬로 연결되며 C1의 일측이 접지되어 있다. 이 MOS FET의 게이트에는 버스트 모드 광 수신기에서 발생하는 리셋 신호가 인가된다.

<40> 그리고 BJT 트랜지스터 Q1의 에미터와 커패시터 C1의 접속점에 MOS FET M2의 게이트가 접속되고, MOS FET M2의 드레인은 저항 R1의 타측에 연결되어 있으며, 이 MOS FET M2의 드레인과 저항 R1의 타측의 접속점이 신호 크기 검출기의 출력단이 된다. 한편, MOS FET M2의 드레인 및 소스에는 각각 MOS FET M3의 드레인 및 소스가 병렬로 연결되어 있다. 이러한 구성의 MOS FET M2와 MOS FET M3는 당업자에게 공지된 바와 같이, 차동



증폭기를 형성한다. 그리고, MOS FET M1의 소스와 MOS FET M2의 소스의 접속점에 저항 R2의 일측이 연결되고, R2의 타측은 접지되어 있다. MOS FET M3의 게이트에는 기준 전압에컨대 3V가 저항 R4를 통해 인가되고, 또한 저항 R5를 통해 MOS FET M4의 드레인이 연결된다. MOS FET M4의 드레인과 게이트는 연결되며, 소스는 접지된다.

<41> 이와 같이 구성된 신호 크기 검출기의 동작은 설명하면 다음과 같다. BJT 트랜지스터 Q1의 베이스에는 GCA로부터의 입력 신호가 인가된다. 그리고, MOS FET M3의 게이트는 기준 전압 3V에 연결되어 있는데, 이것은 입력 신호의 바텀 레벨에 기준 신호를 잡아주기 위한 것이다. BJT 트랜지스터 Q1에 GCA로부터 작은 입력 신호가 인가되면, 이 신호는 BJT 트랜지스터 Q1에 연결된 커패시터 C1에 충전된다. 이 때의 충전 전압은 3V가 되지 않는다. 그러므로 차동 증폭기의 원리에 따라 MOS FET M3가 도통이 되며, MOS FET M2는 도통되지 않기 때문에 MOS FET M2의 컬렉터의 출력은 전원 전압에 가까운 전압이 출력된다. 이 경우의 출력 신호는 이하에 설명하는 도 10에 도시된 바와 같다.

<42> 그리고, 그와 반대로 BJT 트랜지스터 Q1에 GCA로부터 큰 입력 신호가 인가되면, 이 신호는 BJT 트랜지스터 Q1에 연결된 커패시터 C1에 충전된다. 이 때의 충전 전압은 실질적으로 3V 이상이 된다. 그에 따라 MOS FET M2가 도통이 되어 컬렉터에 전류가 흐르게 되며, R1에 전압 강하된 전압이 출력된다. 이 경우의 출력 신호는 이하에 설명하는 도 11에 도시된 바와 같다.

<43> 도 8 및 도 9는 버스트 모드 광 수신기에서 GCA를 통해 신호 크기 검출기에 입력되는 신호를 나타내는 도면이다. 도 8 및 도 9에 도시된 바와 같이, 신호 크기 검출기에는 40mV의 피크치를 갖는 신호가 입력될 수 있고, 1V의 피크치를 갖는 신호가 입력될 수 있다.

- <44> 도 10 및 도 11은 버스트 모드 광 수신기에서 신호 크기 검출기가 입력 신호에 대해 검출한 신호를 나타낸 도면이다. 도 10 및 도 11에 도시된 바와 같이, 신호 크기 검출기는 신호 크기 검출기(240)는 입력 신호가 작으면 전류원(250)의 전류량을 작게 하고, 입력 신호가 크면 전류원(250)의 전류량을 크게 한다.
- <45> 도 12는 본 발명에 따른 피크 검출기와 바텀 검출기의 출력을 나타낸 도면이고, 도 13 및 도 14는 큰 입력 신호 및 작은 입력 신호에 대한 피크 검출기와 바텀 검출기의 출력을 각각 나타낸 도면이다. 도 12 내지 도 14를 참조하면, 버스트 신호에 대해 피크 검출기와 바텀 검출기가 피크치와 바텀치를 각각 검출함을 알 수 있다. 이 경우, 본 발명에 따른 피크 검출기와 바텀 검출기를 버스트 모드 광 수신기에 채용하면 피크치와 바텀치를 신속하게 검출할 수 있게 된다.

#### 【발명의 효과】

- <46> 본 발명은 피크 검출기 회로의 피크 레벨 및 바텀 레벨을 유지하는 피크 홀드 용량기( $C_p$ )에 공급되는 전류량이 신호 크기에 따라 자동으로 조절되도록 함으로써 매우 빠른 응답 시간을 갖는 버스트 모드 광 수신기를 구현할 수 있다.

**【특허청구범위】****【청구항 1】**

버스트모드 광 수신기에서 버스트 신호의 피크치를 검출하는 피크 검출기에 있어서,  
수신되는 버스트 신호의 피크값의 오프셋을 감소시키기 위해 상기 피크 검출기의  
출력을 궤환하도록 구성된 증폭단과,

상기 증폭단으로부터 양의 신호가 인가되면 온되도록 연결되어 다이오드 역할을 하  
는 BJT 트랜지스터와,

상기 BJT 트랜지스터가 온되면 피크치를 충전하는 피크 홀드 용량기와,

상기 수신되는 버스트 신호의 크기를 모니터링하여 이에 상응하는 제어 전압을 발  
생시키는 신호 크기 검출기와,

상기 신호 크기 검출기의 출력에 따라 전류를 구동시켜주는 전류원을 포함하는 것  
을 특징으로 하는 피크 검출기.

**【청구항 2】**

제1항에 있어서, 상기 전류원은 MOS FET인 것을 특징으로 하는 피크 검출기.

**【청구항 3】**

버스트모드 광 수신기에서 버스트 신호의 바텀치를 검출하는 바텀 검출기에 있어  
서,

수신되는 버스트 신호의 바텀치의 오프셋을 감소시키기 위해 상기 바텀 검출기의 출력을 궤환하도록 구성된 증폭단과,

상기 증폭단으로부터 음의 신호가 인가되면 온되도록 플러스측은 증폭단의 출력에 연결되는 다이오드와,

상기 다이오드에 일측이 연결되어 상기 다이오드가 온되면 바텀치를 충전하고 타측이 전압원에 연결된 피크 홀드 용량기와,

상기 수신되는 버스트 신호의 크기를 모니터링하여 이에 상응하는 제어 전압을 발생시키는 신호 크기 검출기와,

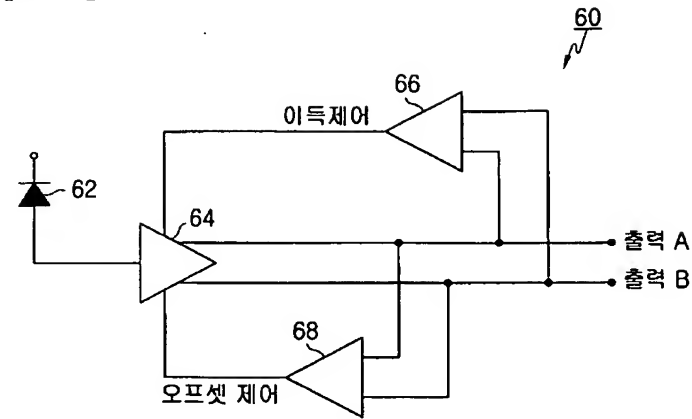
상기 피크 홀드 용량기와 병렬로 연결되어 상기 신호 크기 검출기의 출력에 따라 전류를 구동시켜주는 전류원을 포함하는 것을 특징으로 하는 바텀 검출기.

#### 【청구항 4】

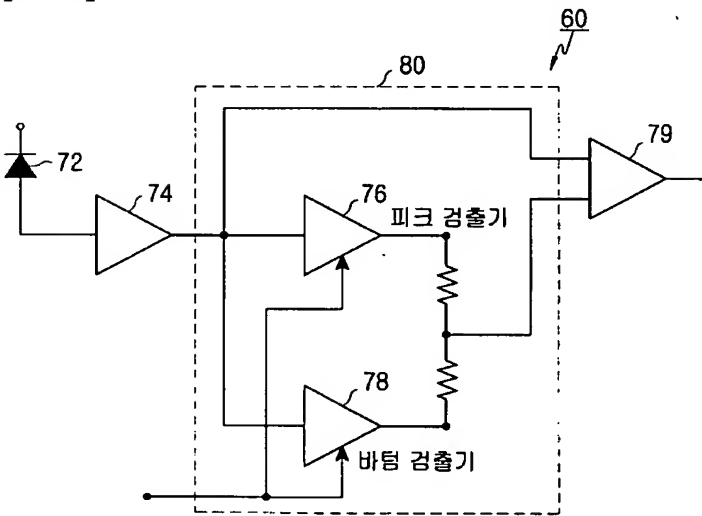
제3항에 있어서, 상기 전류원은 MOS FET인 것을 특징으로 하는 바텀 검출기.

【도면】

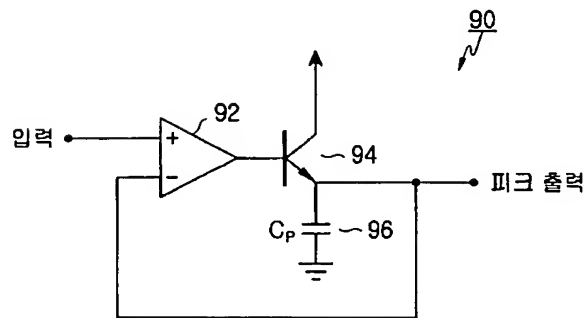
【도 1】



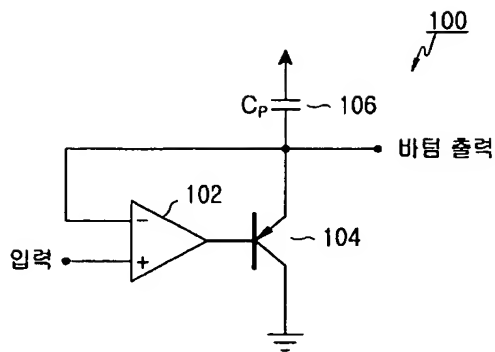
【도 2】



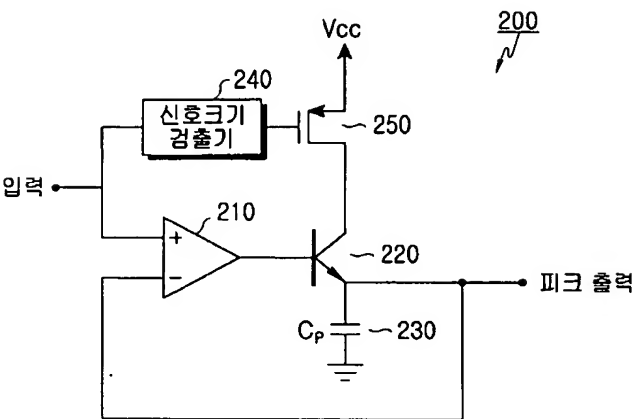
【도 3】



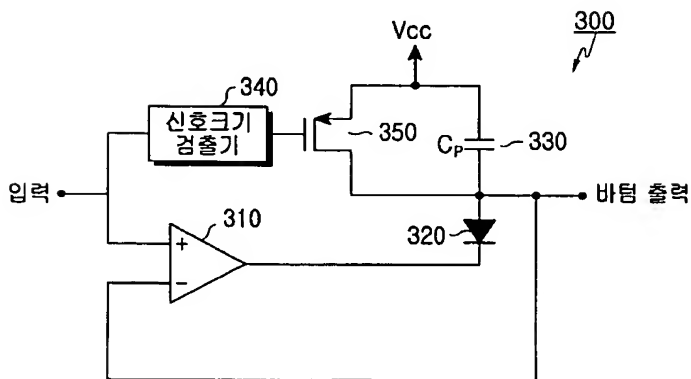
【도 4】



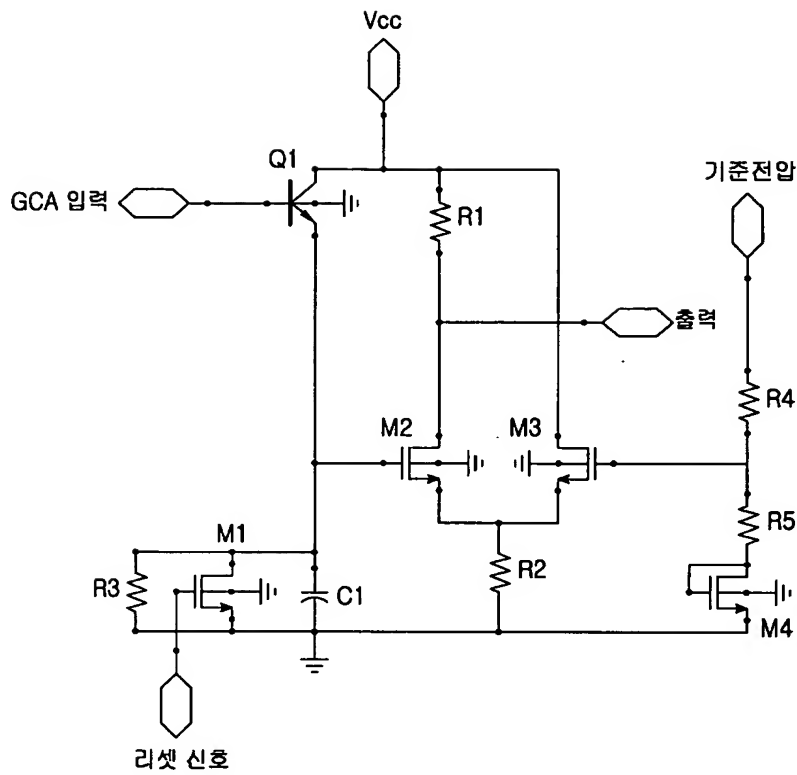
【도 5】



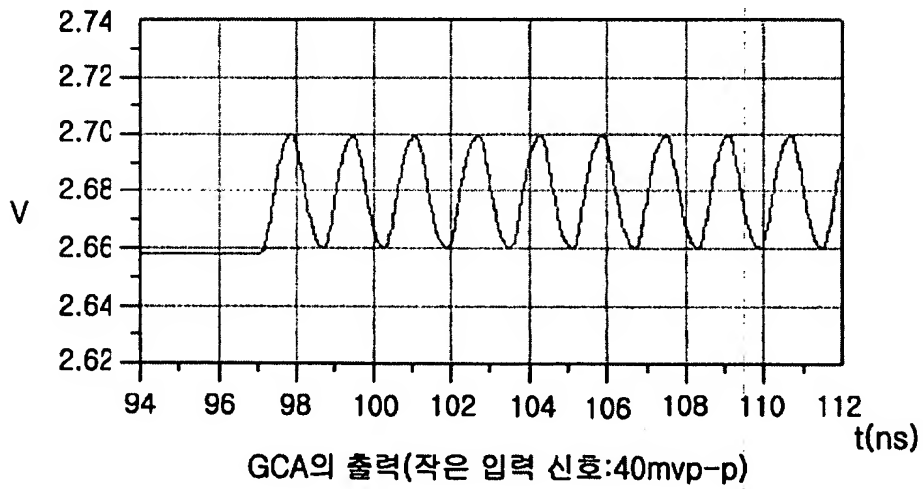
【도 6】



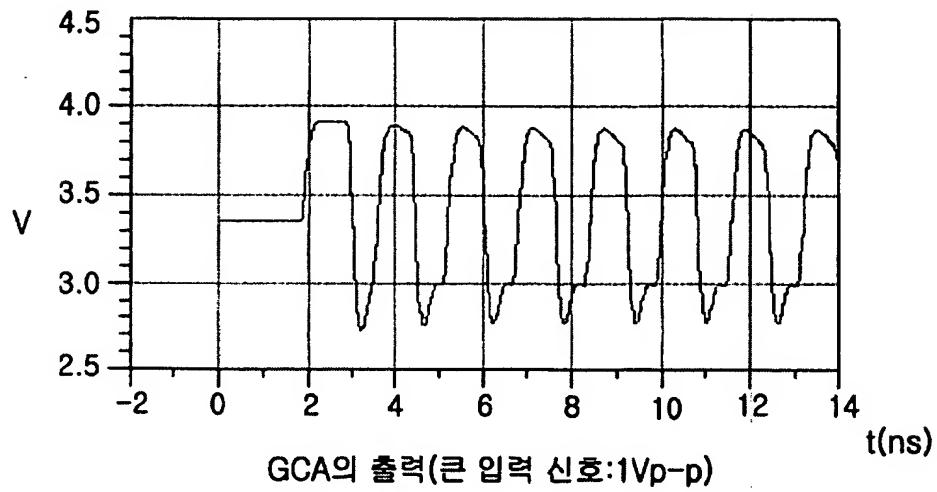
【도 7】



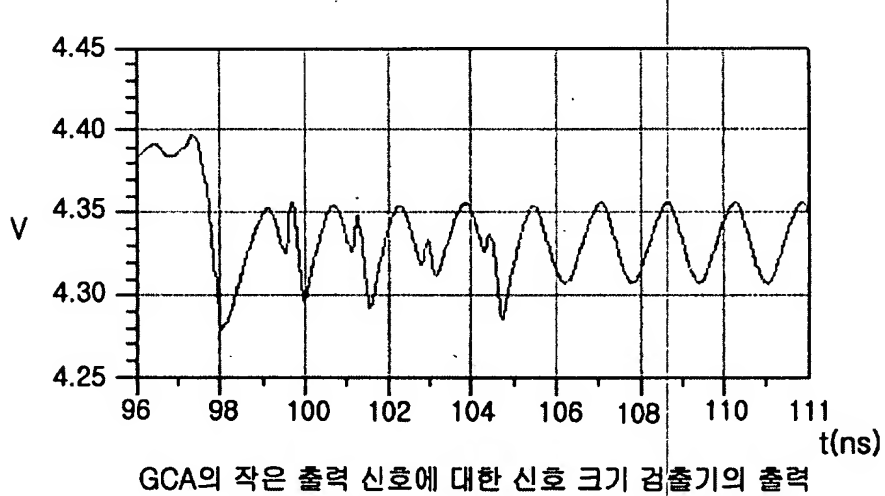
【도 8】



【도 9】

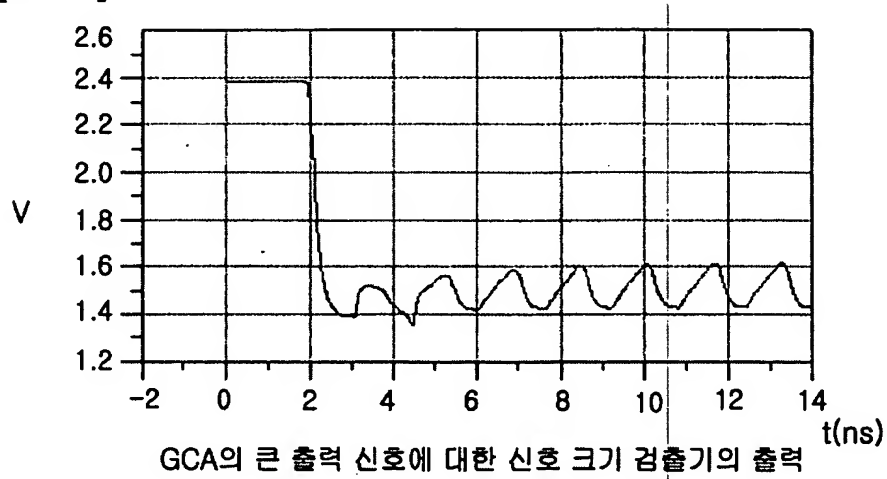


【도 10】

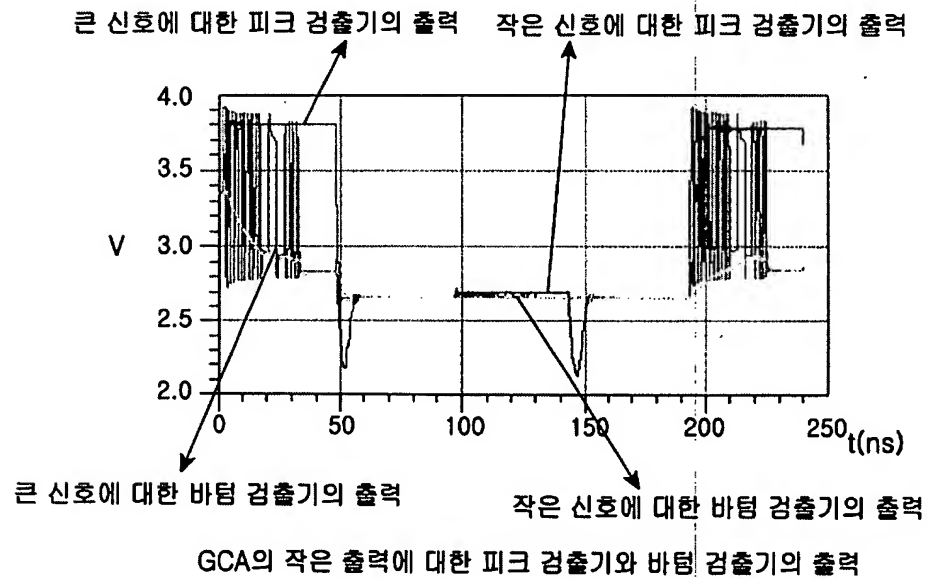




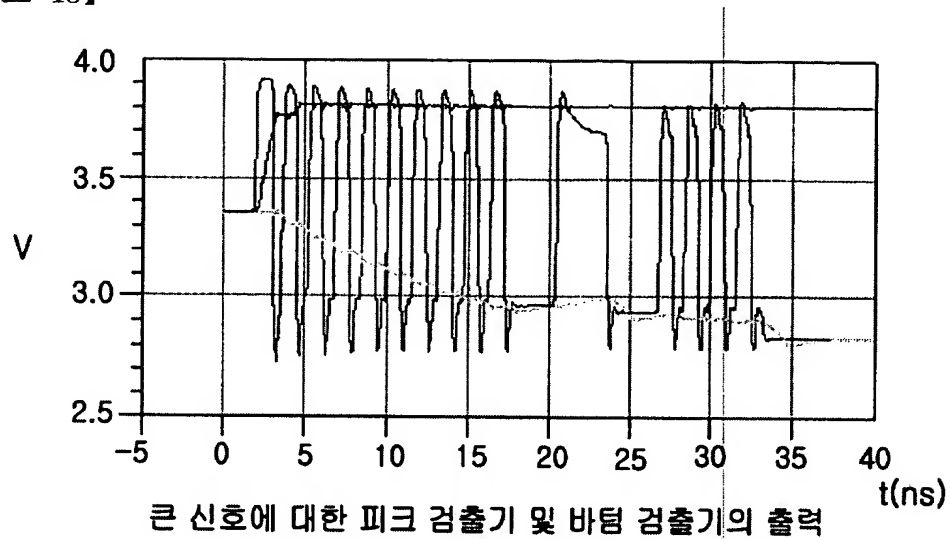
【도 11】



【도 12】



【도 13】



【도 14】

